

## OrCAD PCB SI 布线前与布线后的拓扑结构探索及信号完整性分析

OrCAD PCB SI 提供了强大的仿真技术来帮助工程师在设计过程中发现并处理信号完整性问题——从最初的原理图设计到器件摆放以及走线。工具可以在布线前期与布线后期提取拓扑结构，进行信号分析和验证，从而使您能够提高电路的可靠性，并通过驱动贯穿整个PCB设计流程的业已认可的互连要求，以帮助降低设计反复。

### 概述

应对您的信号质量挑战，必然存在于当今的电子设计中，已经不再专属于高阶、高速信号完整性专家。在IC技术不断发展的今天，上升沿速度越来越快导致信号完整性问题的产生。甚至在以前被认为不会有影响的PCB设计或者在低频也产生了“高速”问题。因此，拓扑结构探索，信号分析，约束规则的开发都成为当今电子产品设计不可或缺的一部分。

OrCAD PCB SI 提供了强大的信号完整性工具以及完整的流程来探索，确认，处理问题。通过原理图级别的布线前仿真，您可以在设计前期就可以探索及排除信号问题。另外，您也可以先在器件摆放以及走线完成后，根据PCB layout布线网络来仿真，分析和确认信号完整性问题。

### 特色功能

#### 分析

OrCAD PCB SI 的仿真技术提供强大的分析能力来识别广泛的信号质量问题，诸如你可能会遇到的信号反射、过冲和下冲、振铃、串扰、延时、以及很多其他问题。有损频变传输线建模技术可准确预测PCB传输线高达数千兆赫兹的分布行为。集成的电场解算器可确定走线的电气特性以及创建PCB过孔的电气模型。

OrCAD PCB SI 可以在原理图设计和PCB布线中的任何阶段进行信号完整性探索与分析。通过定位信号性能或质量问题。OrCAD PCB SI 设计环境可以让你在不同的假设分析(what-if)场景下确定不同的走线拓扑结构、匹配策略、元件值以及布局的影响。

#### 前仿真分析

Pre-layout分析允许您在设计周期的早期积极探索互连方案和仿真关键网络以最小化信号完整性问题。使用OrCAD Capture和OrCAD

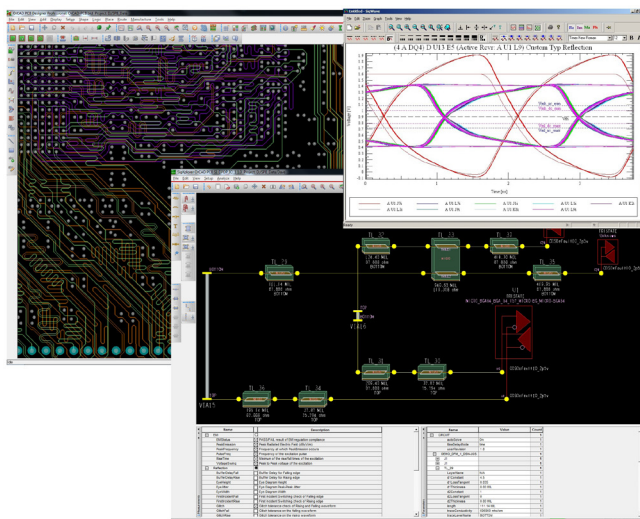
### 产品亮点

- 允许在布线前及布线后的任意时期进行信号探索及分析
- 互联拓扑结构的探索、分析和设计可帮助增强电路可靠性，提高电路性能以及减少设计反复
- 直接整合在ORCAD PCB Editor和OrCAD Capture中，消除不必要的设计数据转换。
- 分析结果可以直接转换到约束管理器，通过完整的设计流程来驱动已验证的布线要求。
- 支持所有最新工业标准的IBIS模型，一般模型以及用户自定义模型来加速仿真时间。
- 是一个随着设计挑战和需求发展，可升级的信号完整性探索和验证的解决方案

PCB SI中紧密集成的原理图输入和信号完整性分析流程。允许您定义最优化的时钟和关键信号拓扑，匹配元件及其元件值，以及走线策略、约束规则和电路板设计的层叠要求。一旦你确定一个最佳的互连方案，一组全面的设计规则和约束将定义出来，以驱动整个物理设计流程。

#### 后仿真分析

OrCAD PCB Editor允许直接从PCB设计数据中提取拓扑结构，使您能够模拟关键网络来验证设计是否和布线前的需求一致。在信号质量分析中，拓扑提取可以分为三个关键阶段：器件布局阶段，关键信号布线完成阶段，所有布线完成阶段。拓扑结构可以提取进入与前仿真相同的SI界面中，已布线信号的分析及结果被用来和预期结果作出比较。提取包括了关于网络是如何进行物理实现的详细电气描述，包括传输线模型，叠层特性、走线层，过孔模型和走线长度。如果结果不匹配，您可以修改网络布线后进行重新分析。



OrCAD PCB SI 提供了强大的仿真技术来帮助工程师在设计过程中发现并处理信号完整性问题

### 拓扑结构和数据显示

OrCAD PCB SI由两个主要环境组成: Signal Explorer和SigWave。Signal Explorer界面提供了物理或逻辑互连的电拓扑结构查看,也是高速或关键信号分析的仿真操作台。利用Signal Explorer,您可以用各种不同的带状线和微带线(有损或无损)、发送器和接收器以及各种设备来开始电路的探索。无论从OrCAD Capture还是OrCAD PCB Editor导入电路拓扑,都可以直接进入此界面探索和分析。

SigWave界面是一个波形查看器,它可以以多种形式和模式显示仿真结果。示波器模式允许单个波形的开关显示,并提供标记用于屏幕上的测量。

### 完整的模型

Model Integrity模块提供了一个在OrCAD PCB SI中快速而方便地创建、操作和验证模型和编辑环境。这个模块包括一个模型浏览器和语法检查器,用来检查在IBIS格式或者更高级的DML格式下的模型。OrCAD PCB SI 接受各种不同数字模型格式,包括支持IBIS模型标准。这意味着它可以接受大部分半导体厂商的模型。同时,OrCAD PCB SI 还支持DML模型格式,一个适用于更复杂器件的下一代建模语言。这种灵活的宏建模扩展语言增强了IBIS,并允许快速而准确地对最先进的IO功能进行建模。

## 信号完整性解决方案及流程

### Capture/PCB SI 流程

通过紧密的集成提供一个双向的原理图输入和信号完整性流程,OrCAD Capture和OrCAD PCB SI允许您进行电路拓扑探测,约束规则开发,以及从处于设计输入的原理图进行信号完整性分析。关联的电气约束规则集(电气CSet)以及完整的拓扑文件已嵌入到原理图数据库中。

### PCB Editor/PCB SI 流程

已布线的和未布线的拓扑可以直接从PCB设计的数据库中提取,使您能够仿真关键网络是否匹配前仿真需求。在信号质量分析中,拓扑提取可以分为三个关键阶段:器件布局阶段,关键信号布线完成阶段,所有布线完成阶段。拓扑结构可以提取进入与前仿真相同的SI界面中,已布线信号的分析及结果被用来和预期结果作出比较。提取包括了关于网络是如何进行物理实现的详细电气描述,包括传输线模型,叠层特性、走线层,过孔模型和走线长度。如果结果不匹配,您可以修改网络布线后进行重新分析。

### 面向未来的可扩展性

与其他信号完整性解决方案不同的是,OrCAD PCB SI可以和你不断进化的技术挑战和电路勘探和信号完整性分析的需求一起成长。基于Cadence Allegro信号完整性技术,OrCAD PCB SI解决方案提供了可扩展性保证,可以轻松迎接未来的挑战。功能特性和技术在OrCAD产品线与Allegro产品线中共享,使升级和扩展更为简单,无需数据库和模型库的转换,也无需学习新软件或改变使用习惯。

关于最新的产品或版本信息,请您访问[www.orcad.com](http://www.orcad.com)或联系当地的Cadence渠道合作伙伴

### 销售、技术支持、培训

OrCAD产品线属于Cadence Design Systems Inc,并由全球的Cadence渠道合作伙伴(VARs)支持。关于销售、技术支持和培训方面,请您联系当地的渠道合作伙伴。全部授权的渠道合作伙伴,请访问[www.orcad.com/CCP-Listing](http://www.orcad.com/CCP-Listing)。

